1/5/1

DIALOG(R) File 347: JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

01005556 \*\*Image available\*\*
ADAPTIVE MODULATION SYSTEM

PUB. NO.: 57-155856 [ **JP 57155856** A] PUBLISHED: September 27, 1982 (19820927)

INVENTOR(s): NAKAMURA HIROSHI

APPLICANT(s): FUJITSU LTD [000522] (A Japanese Company or Corporation), JP

(Japan)

APPL. NO.: 56-041119 [JP 8141119] FILED: March 20, 1981 (19810320)

INTL CLASS: [3] H04L-001/04

JAPIO CLASS: 44.3 (COMMUNICATION -- Telegraphy)

JOURNAL: Section: E, Section No. 149, Vol. 06, No. 259, Pg. 57,

December 17, 1982 (19821217)

#### **ABSTRACT**

PURPOSE: To decrease the probability of generation of line interruption, by selecting a coding speed at transmission and reception sides in response to a reception characteristic showing the quality of a reception signal measured at the reception side and reducing the code speed even at a degraded reception state.

CONSTITUTION: A reception characteristic measuring circuit 28 measures a characteristic showing the quality of line at a discriminated output of a discrimination circuit 21, e.g., a code error rate. A control circuit 29 generates a control signal showing an optimum code speed corresponding to the reception characteristics and the signal is inputted to switches 20 and 25, and a serial parallel conversion circuit 27 to control each section in response to the selected code speed. On the other hand, a control output signal of the control circuit 29 is inputted to a modulator 30, which generates a modulation signal corresponding to the inputted control signal and inputs it to a transmitter 31. The transmitter 31 generates a radio signal and transmits the signal to a transmission side via a diplexer 12 and an antenna 11. At the transmission side, this signal is received and demodulated to regenerate a control signal indicating the code speed and to correct the code speed at the transmission side.

### (19) 日本国特許庁 (JP)

①特許出願公開

# 砂公開特許公報(A)

昭57-155856

\$1 nt. Cl.3 H 04 L 1/04

識別記号

庁内整理番号 7251--5K 49公開 昭和57年(1982)9月27日

発明の数 1 審査請求 未請求

(全 4 頁)

好適応変調方式

22特

顧 昭56-41119

公出 願 NR56(1981)3月20日

沙発 明 者 中邨浩

川崎市中原区上小田中1015番地 富士通株式会社内

奶出 願 人 富士通株式会社

川崎市中原区上小田中1015番地

砂代 理 人 弁理士 玉蟲久五郎 外3名

明細

1.発明の名称

道応変調方式

## 2.特許請求の範囲

#### 3発明の詳細な説明

本発明は、回線品質に応じて符号速度を変更することによつて、回線断発生の確率を小さくし、また回線効率を向上させることができる、適応変調方式に関するものである。

デイジタル無線通道においては、従来、 4 相

PSK(QPSK)変調方式等によって、一定の符号 速度(ピプトレート)で信号を伝送するかが多 く用いられている。このようなデイシタル無線通 信においては、通常、数GHzないし数サーGHzを の高級数の電波が使用されて、シリングを でつてこのようなディンクル無線で 一般に20dBないし50dB程度の大きなもまる。 レグマージンをとっているが、それでもある程本 で回線がを発生する。しいことは言うまでもない。

一方、降落によるフェージングの発生福率は非常に小さく、時間率にして数多以下である。 従って上述のどとき従来のデイジタル無線回線においては、大部分の時間は不必要に高い受信電力で動作していることになり、設備容量と消費電力の発症からみて不経済である。

本発明は、このような従来技術の欠点を除去し ようとするものであつて、その目的はディ*ン*タル 以下、実施例について説明する。

第 1 図は本発明の適応変闘方式の一変施例における送信側の構成を示すプロック図である。 同図において、1 は並列/直列変換回路(P/S)、2 はスイッチ(SW)、3 は変調器(MOD)、4 は局部

発掘器、5は送信機(TX)であつてこれらは送信 装置を構成している。6はダイブレクサ(DIPLX)、 7はアンテナである。また8は受信機(RX)、9 は復題器(DEM)であつて、これらはコマンド受 信装置を構成している。10はデコーダおよび制 知同終である。

を構成している。 5 g は 変調器(MOD)、 5 1は 送信器(TX)であつて、 これらはコマンド送信装 置を構成している。

送信側において、4本の入力ライン(1)・(2)・(3)・(4)を経て4つの25Mb/sの信号が入力される。
並列/直列変換回路1はデコーダおよの御動な応じて入力ラインから所製のの25Mb/sの信号を選択してから所製ののの25Mb/sの信号を選択してが4つのときは25Mb/sの信号を、入力が4つのときは50Mb/sの信号を、入力が4つのときは50Mb/sの信号を、カカが4つのときは50Mb/sの信号を、カカが4つのときは50Mb/sの信号を、カカが4つのよりの制画になる。では一つの場合により、10のMb/sの信号を出力する。では一つの場合により、10のMb/sの信号を発生して、2000年間によって、2000

受信仰においては、アンテナ 1 1 , ダイブレク サ 1 2 を経て入力されたディ ジタル無線信号を受 は後13Kと14を経て位得を発生では、15kののでは、15kの

一方、各次形整形フィルタ17、18、19の出力はそれぞれ搬送改抽出フィルタ22、23、24に入力されて、それぞれ25Mb/s、50Mb/s、100Mb/sに対応する搬送改を抽出される。スイツテ25は制御回路29の制御に応じて搬送改抽出フィルタの出力を選択して、9ミンタ26に入力する。9

ミッタ26は入力搬送放を一定撥幅に制限し、クロック信号として判定回路21に入力する。判定回路21は入力信号を判定して返列ディッタル信号を発生して、返列/並列変換回路27に入力する。 面列/並列変換回路27は制御回路29の制器に応じて、返列ディッタル信号を25Mb/4の信号からなる並列信号に変換し、出力線(I),(2),(3),(4)に出力する。

11を経て送出する。

送信側において、アンナナフ・ダイブレクサ 6 を経て入力された送信機 3 1 か 5 の無線 信号は、受信機 8 化おいて受信され復調器 9 によつて復課されて符号速度を示す制御信号を再生する。 再生された制御信号はデコーダおよび制御回路 1 0 において復号化され、復号化された信号は並列/直列変換回路 1 ,スイッチ 2 に入力されて、これらせ過択された符号通復に応じて制御する。

することができる。

なお受信信号の品質を示す受信特性、例えば符 号観り率等を測定する手段としては、周知の各種 の符号級り率測定回路等を利用し得ることは言う までもない。

以上説明したように本発明の適応変闘方式によれば、ディッタル無線造诣において回線断発生の福率を極力小さくし、また回線効率を向上させる ことができるので、極めて効果的である。

4. 凶面の簡単な説明

第1 図および第2 図は、本発明の適応変闘方式の一実施例におけるそれぞれ送信仰および受信側の構成を示すプロック図である。

1 …並列/直列変換回路 (P/S)、2 …スイッナ(SW)、3 …変調器 (MOD)、4 …局部発掘器、5 … 送信機 (TX)、6 … ダイブレクサ (DIPLX)、7 …アンテナ、8 … 受信機 (RX)、9 … 復編器 (DEM)、10 …デコーダおよび 制御回路、11 …アンテナ、12 …ダイブレクサ (DIPLX)、13 …受信機 (RX)、14 …チャンネルフイルタ、

15…位相検波者、16…搬送被再生回路、17,18,19…波形整形フイルタ、20…スインテ(8W)、21…判定回路、22,25,24…搬送被抽出フィルタ、25…スイッテ(8W)、26…りミッタ、27…直列/並列変換回路(S/P)、28…受信特性測定回路(LPM)、29…制御回路、50…変調器(MOD)、51…送信機(TX)

特許出職人 富士通核式会社 代理人弁理士 玉蜡 久 五郎 外 3名

